

Lucrarea 2. Utilizarea programului LTSpiceIV pt simularea circuitelor cu tranzistoare MOS si Bipolare

OBIECTIVE

Scopul laboratorului este familiarizarea studenților cu mediul PSpice, simularea unor circuite simple și înțelegerea parametrilor de model ai dispozitivelor active de circuit.

Software-ul utilizat pentru prima lucrare este pachetul care încorporează LT Spice, de la adresa : <http://www.linear.com/designtools/software/>

INTRODUCERE

Circuitele propuse se vor descrie în SCHEMATIC.

PREGĂTIRE

Se recomandă studenților utilizarea calculatoarelor personale portabile pe care va fi instalat anterior PSpice din LTSpice IV descărcat de la <http://www.linear.com/designtools/software/> și vor fi desenate circuitele propuse pentru acest laborator. În cadrul laboratorului va fi analizată funcționarea acestora și parametrii de model ai dispozitivelor semiconductoare active.

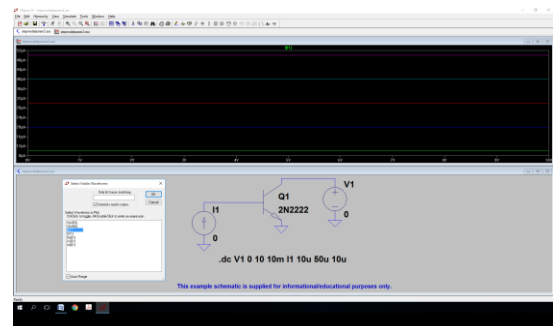
MOD DE LUCRU 1.

1. Se propune studierea următorului circuit simplu, care poate fi deschis din biblioteca

Program Files\ LTC\LTSpice IV\Examples\EDUCATIONAL\stepmodelparam.asc :

2. Selectați **File -> Open ->** **stepmodelparam.asc**
3. Acum, vă aflați deja în mediul **SCHEMATIC** în care circuitul cu un tranzistor bipolar este gata desenat.
Vizualizați circuitul și meniurile.
4. Acum sunteți gata pentru a simula circuitul. Selectați **Simulate ->Edit Simulation Command** Acum puteți vizualiza analiza **DC Sweep**, cu care ati fost familiarizați în lucrarea precedentă, dar mai complex, variind 2 surse. Prima Linie de comandă afișată sub circuit descrie exact această analiză.
5. Pentru acest circuit simplu, mai există și o a doua linie de comandă. Pentru început o vom șterge prin simpla poziționare pe ea și **Click dreapta** și vom salva fișierul cu un alt nume într-un director de lucru permis. (sau o comentam dând pe ea clic dreapta si bifand in fereastra - "Comment".)
6. Acum edităm prima linie și o reducem la **.dc V1 0 10 10m**
7. Din meniul Simulate -> Run.
8. Din meniul View ->Visible Traces
9. Alegem I(I1)

TEMA 1. Ce reprezintă această curbă?



Lucrarea 2 de Laborator

Modele pentru SPICE ale dispozitivelor semiconductoare

TEMA 2. Ștergeți această curbă . Indicație selectați eticheta curbei din mijloc sus; dati 1+1 clic. Adăugați curba V(B,Q1). In ce regim evoluează tranzistorul?

10. Acum reedităm prima linie și o aducem la forma inițială.

```
.dc V1 0 10 10m I1 10u 50u 10u
```

Dati Run și re-afisați I(I1).

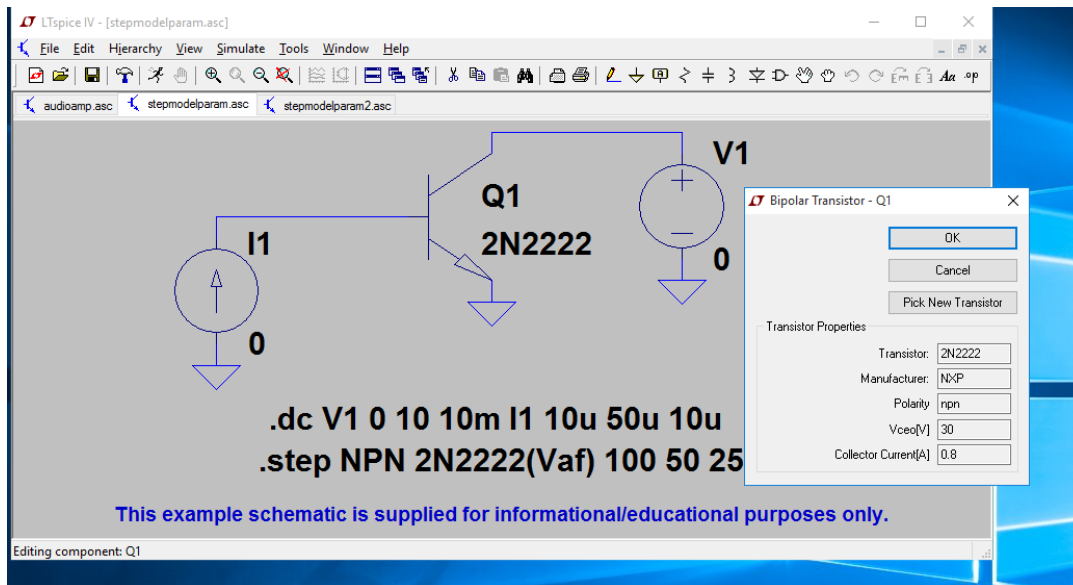
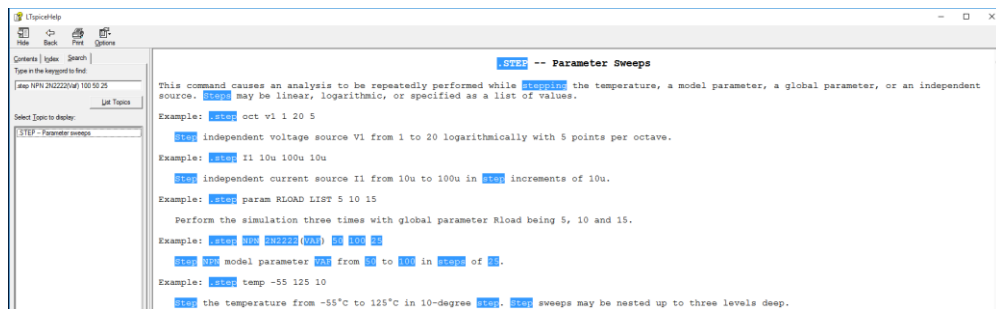
TEMA 3. Ce reprezintă aceste curbe? De ce sunt 5 curbe afișate? Înțelegeți forma complexă comenzii, făcând mici modificări.

11. Ștergeți curbele. Afișați IC(Q1).

12. Reveniți la fișierul original cu cele 2 comenzi active. (activați comanda 2-a:

```
.step NPN 2N2222(Vaf) 100 50 25
```

TEMA 4. Căutați în HELP comanda ".step" din a doua linie. In Help-ul din Schematics dati ->Help Topics -> sus alegeți din cele 3 pe Search -> scrieți .step -> apare o lista cu .AC... .step -> faceți clic pe .step -> da ca mai jos.



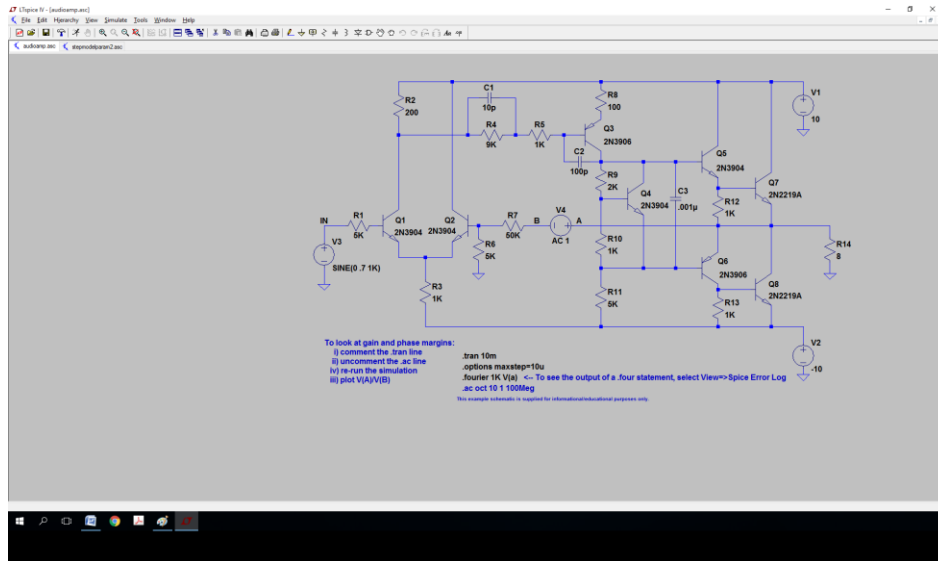
13. Selectați modelul de tranzistor prin poziționare și click dreapta

Lucrarea 2 de Laborator

Modele pentru SPICE ale dispozitivelor semiconductoare

TEMA 4. Refaceți a doua linie de comandă, variind βF conform anexei, pagina 4, de la valoarea de 35 la valoarea de 105. Rulați și notați rezultatele. (ex. .step NPN 2N2222(BF) 35 105 35).

14. Selectați File -> Open -> **audioamp.asc**



15. Explicați comanda **.ac oct 10 1 100Meg.**

Comanda face posibilă estimarea amplificării în tensiune nu numai la frecvențe medii, cum ați calculat la seminar, ci la orice frecvență doriți. Mai întâi vizualizați "Netlistul" asociat circuitului: View -> Spice Netlist. Observați aici denumirile nodurilor care vă interesează. Inspectați curba VA/VB funcție de frecvență. Extrageți frecvența la care amplificarea scade cu 3dB.

TEMA 5. Vizualizați ca pe osciloscop, semnalele în nodul IN și în nodul de ieșire pe R14. Ce analiză și ce parametri ați setat?

Lucrarea 2 de Laborator

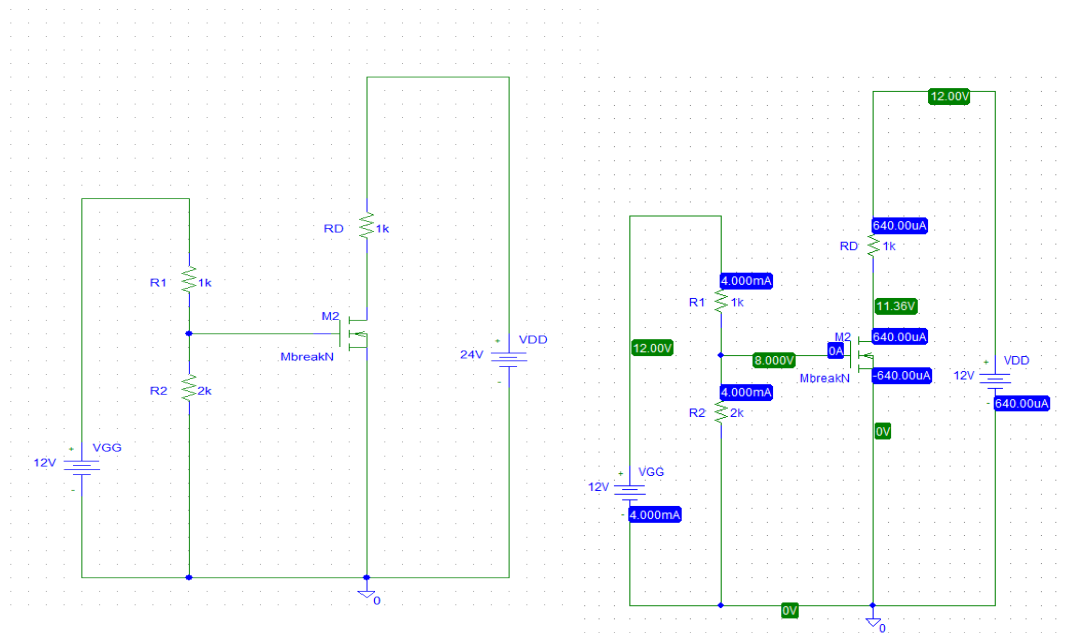
Modele pentru SPICE ale dispozitivelor semiconductoare

MOD DE LUCRU 2.

Realizați în LT Spice și simulați circuitul următor cu un tranzistor MOS.

Rezultatele analizei .OP (psf) apare în fig. dreapta.

NOTAȚI în referat valorile psf obținute de Dvs în LTSpice.



(a) Caracteristica de transfer $I_D - V_{GS}$

Această caracteristică se obține prin menținerea constantă a tensiunii V_{DD} și variația tensiunii V_{GG} între 0,1 V și 12 V cu un pas de 0,1V. Se simulează caracteristica de transfer $I_D - V_{GS}$ ce are drept ecuație :

$$I_D = \frac{k_n}{2} (V_{GS} - V_T)^2 \quad (1)$$

Lucrarea 2 de Laborator

Modele pentru SPICE ale dispozitivelor semiconductoare

TEMA 6. Se observă că I_D are valori nenule, practic de peste $1\mu A$, pentru $V_{GS} > V_T$ ceea ce este în concordanță cu legile tranzistorului TEC-MOS, (exemplu ca în fig. 3). NOTATI tensiunea de prag extrasă de pe curba simulată I_D - V_{GS} acolo unde I_D devine $1\mu A$. Apoi din psf citiți I_D , V_{GS} și utilizați modelul (1) pentru a extrage parametrul k_n . NOTATI deducerea lui k_n .

De fapt, putem vedea și caracteristica la scala log în fig. 3 (dr-b), pentru a observa fenomenul de "conductie sub prag".

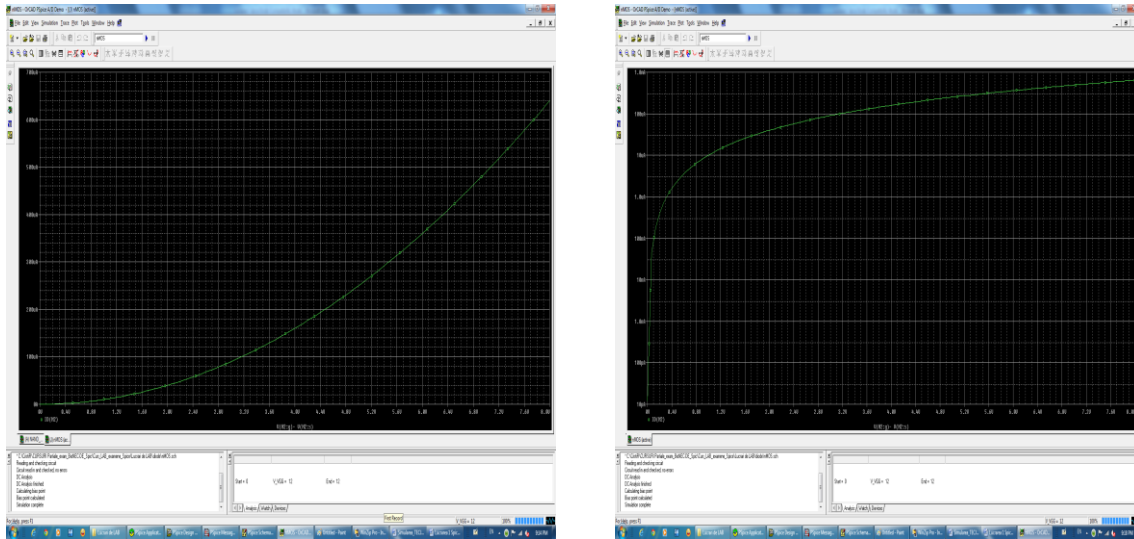


Fig. 3. Exemple de caracteristici de transfer simulate la scale liniare (stg-a) și log (dr-b).

Obs: Se cere și SS în conductia sub prag: de ex când crt I_D scade de la $1\mu A$ la $0.1\mu A$ adică $100nA \rightarrow V_{GS}$ scade cam de la $332mV$ la $132mV \rightarrow SS \sim 200mV/decada$. Se parcurge graficul log cu cursorul pentru a citi exact. Parametrul SS minim la un tranzistor ideal, se demonstrează la teorie că nu poate scădea sub $60mV/dec$.

TEMA 7. Extrageți parametrul SS al conductiei sub prag la tranzistorul utilizat de Dvs în simulări.

(b) Caracteristica de ieșire.

Tot pe schema anterioară, vă rugăm să mențineți constantă tensiunea $V_{GG}=12V$ și să variați alta tensiune pt obținerea I_D - V_{DS} la un $V_{GS}=ct$. După simulare, adăugați graficul $I_D(M2)$ în funcție de V_{DS} , ca în fig.4.

Lucrarea 2 de Laborator

Modele pentru SPICE ale dispozitivelor semiconductoare

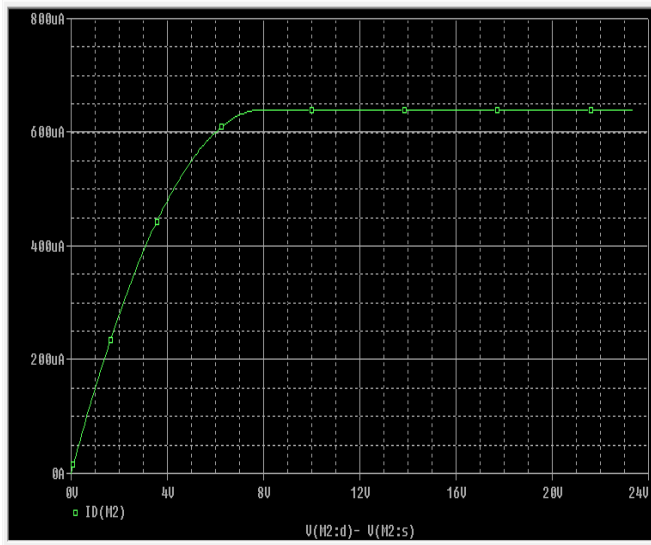


Fig.4. Exemplu de caracteristica I_D - V_{DS} .

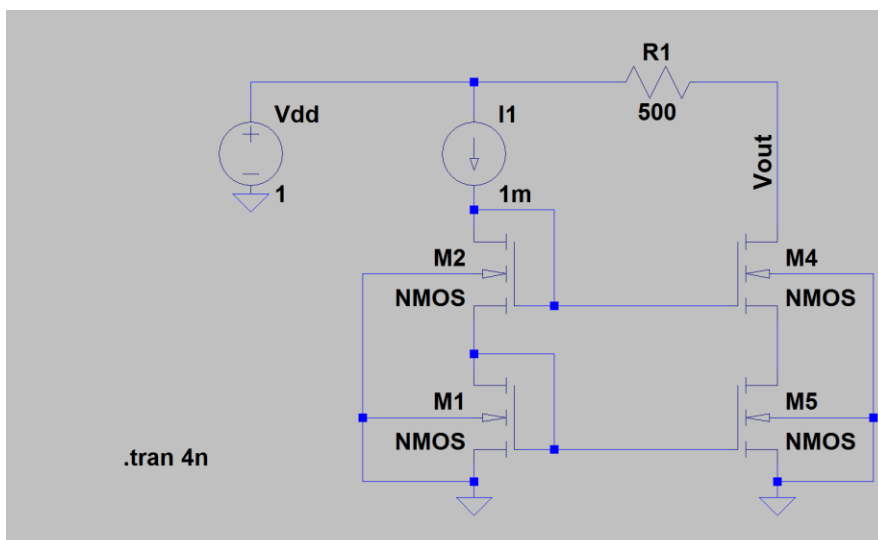
TEMA 8. Extrageți și NOTATI de pe graficul I_D - V_{DS} , parametrii: tensiunea de intrare în saturatie a tranzistorului V_{DSat} , parametrul λ din regimul de saturatie și rezistenta dinamica r_{ds} .

Obs. Tens. $V_{DSat} = V_{GS} - V_T$ iar λ cam tinde la zero și $r_{ds} \rightarrow$ infinit.

MOD DE LUCRU 3.

Realizați următoarea oglindă dublă de curent.
Simulați și vizualizați V_{out}

TEMA 9. Modificați lungimea și lățimea canalului apoi simulați și vizualizați V_{out} .



Lucrarea 2 de Laborator

Modele pentru SPICE ale dispozitivelor semiconductoare

16. Schimbați modelul tranzistorului. Pentru aceasta folosiți biblioteca log018.l .
 Inserați o directivă din meniul Edit, SPICE Directive. Apoi tastati calea bibliotecii și tipul de tensiune de alimentare, de exemplu inserați una din comenzile exemplu:

EXEMPLUL1 `.lib '/home/user/log018.l' TT` pentru 1.8V tranzistoare N sau PMOS

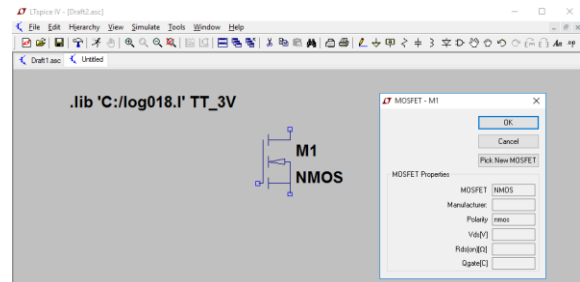
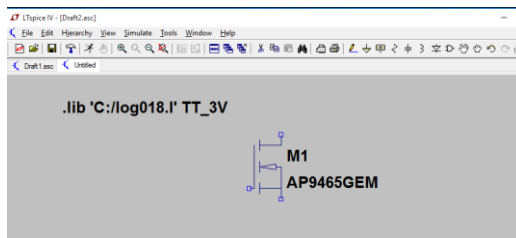
EXEMPLUL2 `.lib '/home/user/log018.l' TT_3V` pentru 3.3V tranzistoare N sau PMOS

*Se mai pot folosi următoarele tipuri de tranzistoare:

TT : typical model for 1.8V devices
SS : Slow NMOS Slow PMOS model for 1.8V devices
FF : Fast NMOS Fast PMOS model for 1.8V devices
SF : Slow NMOS Fast PMOS model for 1.8V devices
FS : Fast NMOS Slow PMOS model for 1.8V devices
TT_3V : typical model for 3.3V devices
SS_3V : Slow NMOS Slow PMOS model for 3.3V devices
FF_3V : Fast NMOS Fast PMOS model for 3.3V devices
SF_3V : Slow NMOS Fast PMOS model for 3.3V devices
FS_3V : Fast NMOS Slow PMOS model for 3.3V devices

TT_NA : typical model for 1.8V native NMOS
SS_NA : Slow NMOS for 1.8V native NMOS
FF_NA : Fast NMOS for 1.8V native NMOS
SF_NA : Slow NMOS for 1.8V native NMOS
FS_NA : Fast NMOS for 1.8V native NMOS
TT_3VNA : typical model for 3.3V native NMOS
SS_3VNA : Slow NMOS for 3.3V native NMOS
FF_3VNA : Fast NMOS for 3.3V native NMOS
SF_3VNA : Slow NMOS for 3.3V native NMOS
FS_3VNA : Fast NMOS for 3.3V native NMOS

Adăugați directive, plasați un transistor MOS standard din bibliotecă, apoi cu comanda Pick New MOSFET, înlocuiți-l cu alt model.



TEMA10. Explicați și experimentați cum se poate schimba tensiunea de prag a tranzistorului din biblioteca externă.

Lucrarea 2 de Laborator

Modele pentru SPICE ale dispozitivelor semiconductoare

Exercitii suplimentare in LTSpice , la Lucrarea 2

Exercitiul 2. Studiul in Spice al portii logice NAND realizata c-MOS.

O poarta NAND (Not AND) este o celula de baza in implementarea circuitelor integrate digitale. Implementarea ei cu tranzistoare MOS atat cu canal n cat si cu canal p (tehnologia MOS complementara sau c-MOS) se observa in fig. 6. La etajul superior avem 2 tranzistoare MOS cu canal p in paralel, iar la etajul inferior avem 2 tranzistoare MOS cu canal n plasate in serie. Cele 2 intrari ale portii NAND sunt pe portile tranzistoarelor si sunt comandate de sursele de tensiune de tip pwl: V1 si V2, iar iesirea portii este in punctul median V indicat pe schema, fig. 6.

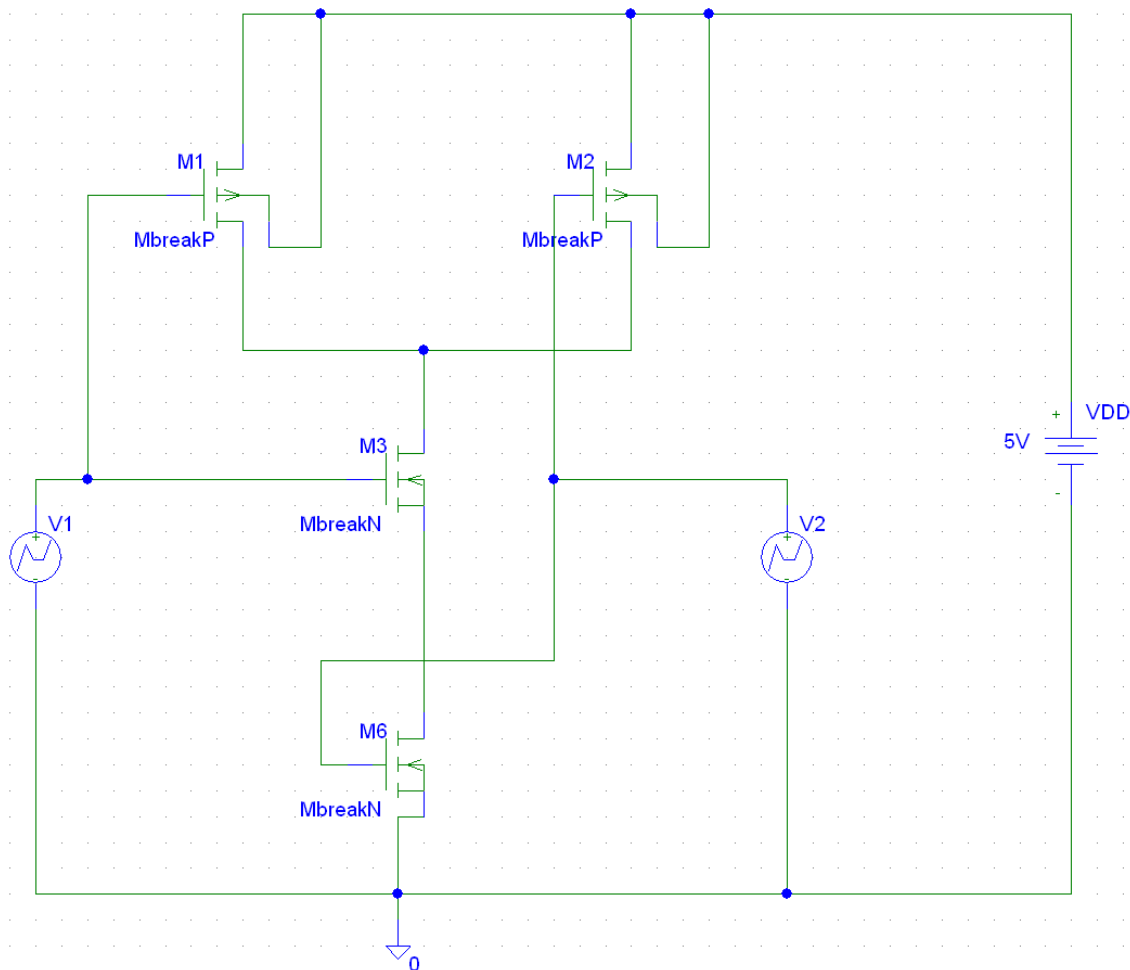


Fig. 6. Schema unei celule NAND de tip c-MOS.

Lucrarea 2 de Laborator

Modele pentru SPICE ale dispozitivelor semiconductoare

Daca oricare din intrari este pe 0-logic, adica 0V --> macar unul din tranzistoarele n este blocat, iar cel putin unul din tranzistoarele p conduc si aduc la iesire potentialul VDD - adica 1-logic.

Doar daca pe ambele intrari avem 1-logic, atunci cele cu canal p sunt blocate, iar cele cu canal n conduc si fiind in serie aduc la iesire potentialul Vss = masa, adica 0-logic. Pentru analiza semnalelor care comuta intre 1 si 0-logic in timp, vom utiliza surse de tensiune de tip pwl. Aleg un pas de timp $t=5ns$, iar analiza o putem extinde intre 0ns pana la 100ns, timp in care V1 si V2 comuta intre 0V si 5V.

Noi trebuie sa verificam tabela de adevar a portii care este:

V1	V2	V (out)
0	0	1
0	1	1
1	0	1
1	1	0

Dupa ce editati schema din fig. 6, setati pentru sursele pwl de tensiune urmatoarele valori, ca in netlist-ul urmator:

* Schematics Netlist *

```

M_M1    $N_0003 $N_0001 $N_0002 $N_0003 MbreakP
M_M3    $N_0002 $N_0001 $N_0004 $N_0004 MbreakN
V_VDD   $N_0003 0 5V
V_V1    $N_0001 0
+PWL 0n 0 35n 0 40n 5 100n 5
M_M6    $N_0004 $N_0005 0 0 MbreakN
M_M2    $N_0003 $N_0005 $N_0002 $N_0003 MbreakP
V_V2    $N_0005 0
+PWL 0n 0 10n 0 15n 5 25n 5 30n 0 40n 0 45n 0 50n 5 60n 5 100n 5

```

NOTATI un tabel cu tensiunile V1, V2 si Vout exprimate in volti, care sa confirme tabela de adevar.

Notati valorile curentilor de drena prin tranzistoarele MOS. Cum explicati ca curentii au valori extrem de mici prin toate tranzistoarele? In ce regim totusi circuitele CID consuma energie electrica ?

Lucrarea 2 de Laborator Modele pentru SPICE ale dispozitivelor semiconductoare

VERIFICATI ca apar curenti in regimul de comutatie. Trebuie sa obtineti o figura simulata ca fig. 7.

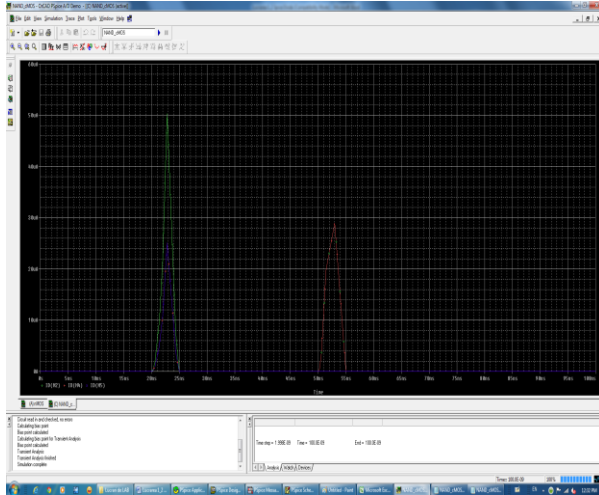


Fig. 7. Curentii prin poarta NAND.

Exercitiul 3. Analiza statica si dinamica a unui circuit cu tranzistoare bipolare.

Se analizeaza un circuit amplificator in configuratie Darlington cu doua tranzistoare bipolare.

Modelul implicit al tranzistorului 2N2222 este:

```
.model Q2N2222-X NPN(Is=14.34f Xti=3 Eg=1.11 Vaf=74.03 Bf=255.9 Ne=1.307
+       Ise=14.34f Ikf=.2847 Xtb=1.5 Br=6.092 Nc=2 Isc=0 Ikr=0 Rc=1
+       Cjc=7.306p Mjc=.3416 Vjc=.75 Fc=.5 Cje=22.01p Mje=.377 Vje=.75
+       Tr=46.91n Tf=411.1p Itf=.6 Vtf=1.7 Xtf=3 Rb=10)
*       National      pid=19      case=TO18
*       88-09-07 bam  creation
```

Acum vom rezolva urmatoarea problema (problema 7-5.2 din cartea Spice CR, FB, AR). Se da schema din fig. 8. Se cunosc parametrii tranzistoarelor bipolare ($V_{BE}=0.6V$, $\beta_F=100$). Se cere: (a) psf; (b) valoarea limita a lui R_c cand celelalte rezistente au valorile din figura, pt ca ambele tranzistoare sa ramana in RAN; (c) A_v si frecventele limita de sus si de jos pentru amplificarea in tensiune si evaluare zgomot, (d) Z_i , Z_o ; (e) vizualizarea semnalului de intrare si iesire simultan; (f) analiza Fourier - in cadrul Analizei Transient de la pct. e - unde am semnale in functie de timp.

Lucrarea 2 de Laborator

Modele pentru SPICE ale dispozitivelor semiconductoare

Mod de lucru.

Se editeaza schema din figura 8. (a) Realizati mai intai analiza psf a acestei probleme de CEF, dar cu ajutorul Spice, bifand la Analysis - Setup - optiunea "Bias Point Details".

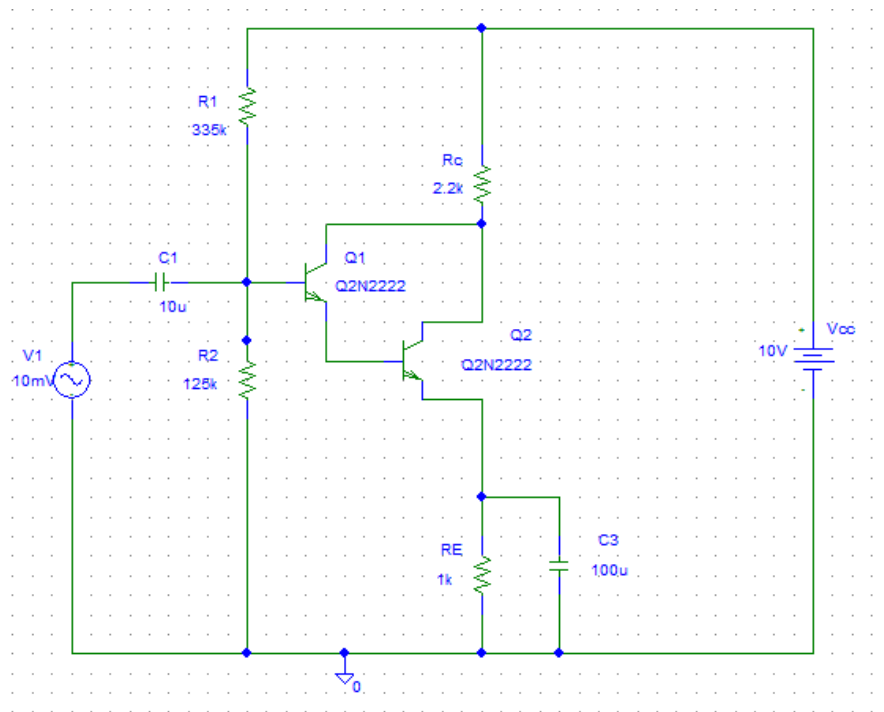


Fig. 8. Circuit amplificator cu tranzistoare bipolare.

Rezultatul analizei psf exemplificat se vede in fig. 9. Dvs va NOTATI datele dvs pt psf al fiecarui tranzistor, adica pt fiecare tranzistor - 3 curenti si 3 tensiuni.

(b) Urmatoarea analiza este: se cunosc toate rezistentele din fig. 8, mai putin rezistenta R_c care se cere sa se proiecteze, astfel incat tranzistoarele Q1 si Q2 sa ramana in RAN.

Mod de lucru.

Se fixeaza manual pe rand $R_c=10\Omega$, 100Ω , $1k$, $5k$, $10k$, $20k$ si se vede $V_{CE1,2}$ pana ies din RAN. (de ex. la $R_c=20k \rightarrow Q2$ e in RAN dar $Q1$ e in sat; pt $R_c = 5k$ inca $Q2$ e in sat. Dar pt $R_c=1k$ sunt amandoua in RAN. E clar ca solutia lui R_c limita trebuie cautata intre $1k\Omega$ si $5k\Omega$.

Lucrarea 2 de Laborator

Modele pentru SPICE ale dispozitivelor semiconductoare

(c) Se cere Av.

Mod de lucru.

Se editeaza (sau se incarca) fisierul cu schema din fig.8. Se seteaza valorile $\beta_F = 100$, dupa cum este in textul problemei, pt ambele tranzistoare. Se da Analysis -> Setup -> AC Sweep - in fereastra se da: AC sweep - decadic, intre 10Hz si 1000kHz cu 101pt /decada, OK. Apoi Simulate. (Obs. sursa alternativa sa fie de tip VAC !). La Add Trace veti selecta pe post de Av o expresie de tipul: (VQ1:c) / (VQ1:b).

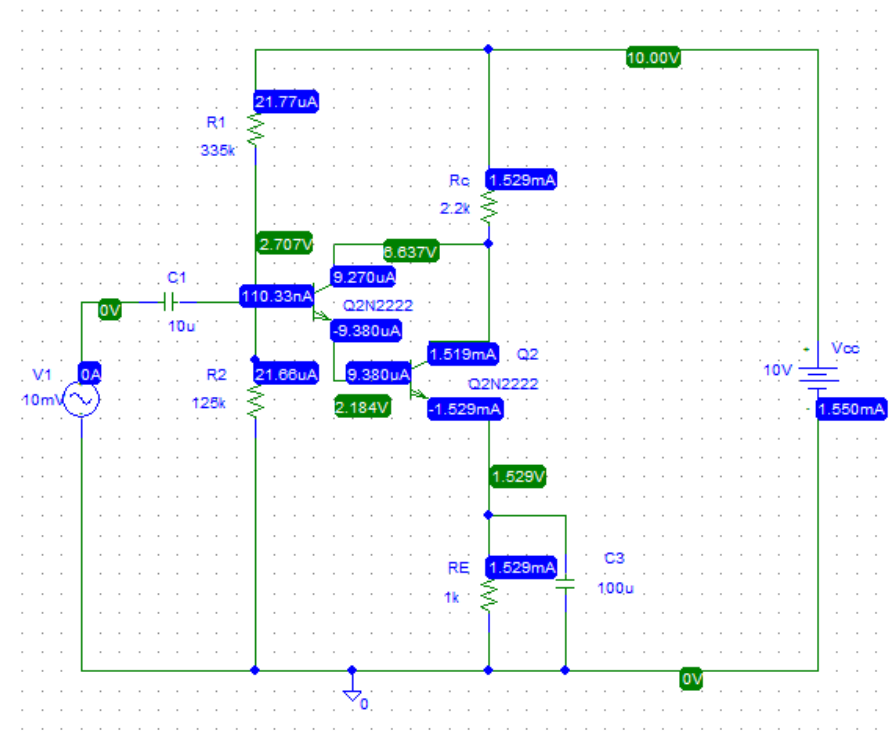


Fig. 9. Exemplu de analiza psf cand s-au folosit parametrii impliciti ai tranzistoarelor ($\beta_F=255$ etc).

Lucrarea 2 de Laborator

Modele pentru SPICE ale dispozitivelor semiconductoare

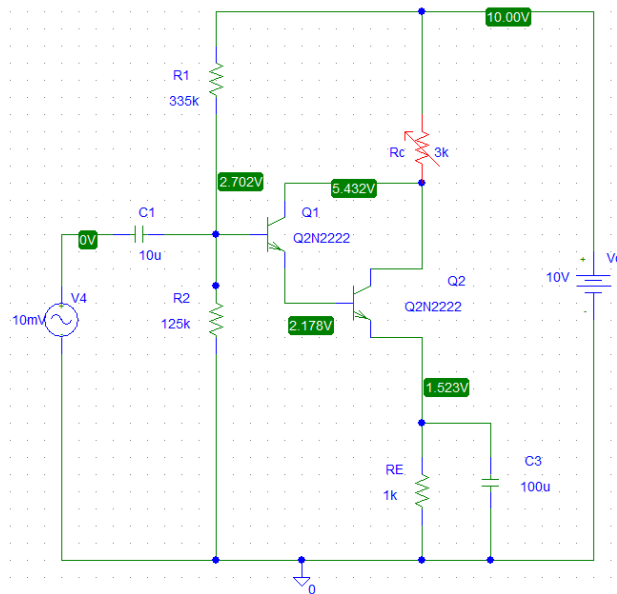


Fig. 10. Exemplu de variatie a tensiunilor VCE1 si VCE2 in functie de Rc. Gama acceptabila pt Rc este aceea ce asigura ambele VBC < 0V si VBE > 0V.

Daca se utilizeaza parametrii impliciti nemodificati ai tranzistarelor se obtine un A_v -simulat de 63 la 1kHz, ca in fig. 11. Dvs NOTATI valoarea obtinuta de Dvs, cand ati luat parametrii tranzistoarelor impuse ca in problema (cu $\beta F = 100$).

Tot de pe acest grafic, notati frecventele f_s si f_j la care amplificarea scade de 0.707 ori fata de platoul maxim.

Lucrarea 2 de Laborator

Modele pentru SPICE ale dispozitivelor semiconductoare

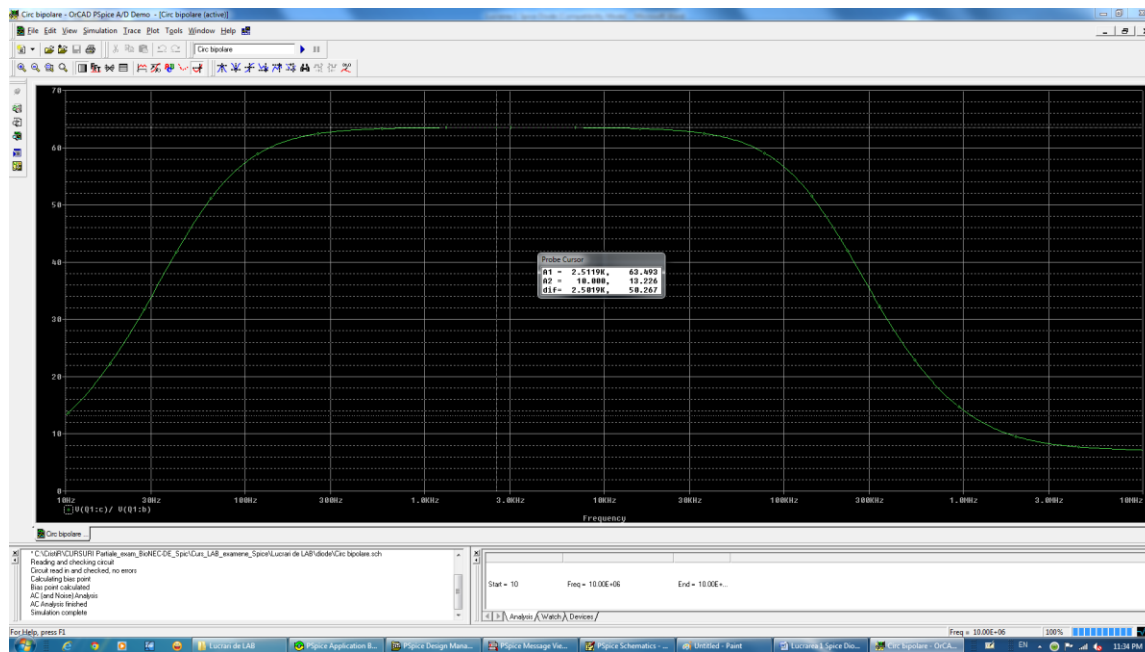


Fig. 11. Exemplu de simulare a amplificării în tensiune A_v .

(d) **Mod de lucru.** Pentru simularea lui Z_i , lasăm același circuit și același tip de analiză, și dacă V_4 este notația în Schematics a sursei AC, la Add Trace vom selecta o funcție de tipul: $V(V_4:+)/I(V_4)$, adică Z_i , ca în fig. 12. NOTĂTI valoarea lui Z_i la 3 frecvențe: la frecvențe medii (pe palier), la frecvențe înalte și la frecvențe joase. Explicați acasă, în referat, de ce Z_i crește la frecvențe joase, și de tinde la zero la frecvențe înalte.

Lucrarea 2 de Laborator

Modele pentru SPICE ale dispozitivelor semiconductoare

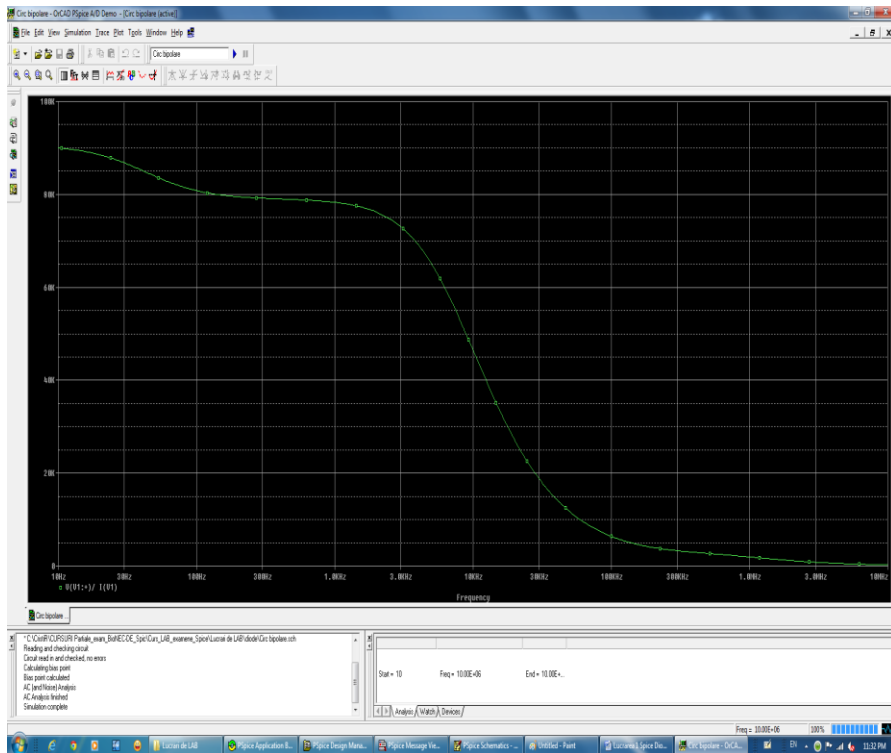


Fig. 12. Simularea lui Zi.

Calculul lui Z_o impune modificarea circuitului, si anume prin pasivizarea generatoarelor de tensiune. Aplicand in loc de sarcina R_I o sursa VAC de 100mV si pasivizand V_{in} , obtinem circuitul din fig. 13. Daca sursa AC este V_5 , noi vom afisa pe Z_o ca o functie de tipul: $V(V5:+)/I(V5)$, fig. 13.

Lucrarea 2 de Laborator

Modele pentru SPICE ale dispozitivelor semiconductoare

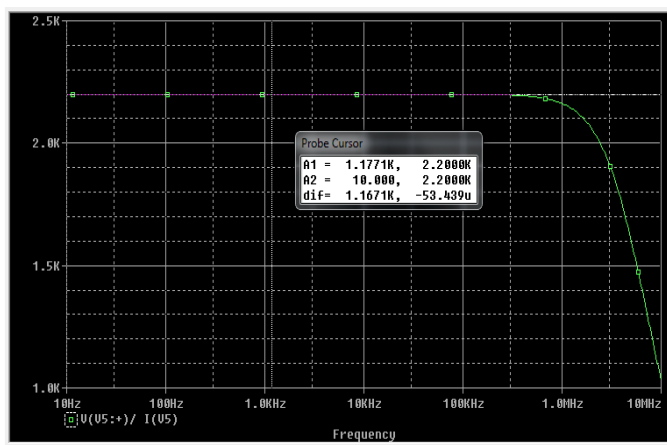
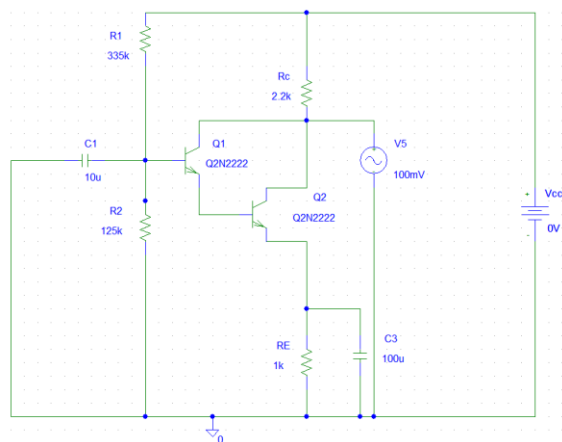


Fig. 13. Schema lui Z_o si impedanta Z_o simulata.

(e) vizualizarea semnalui de intrare si iesire simultan;

Mod de lucru.

In schema de simulare a lui A_v , inlocuim sursa VAC care era pe post de V1, cu o sursa sinusoidala - V_{sin} cu $V_{off}=0$, $V_{amplit}=0.01V$ si $FREQ=1k$ si alegand analiza Transient intre 0ms si 20ms, rezulta si semnalul mic de intrare si semnalul amplificat de iesire, fiecare cu componenta sa continua, fig. 14. Gasiti un mod de a reprezenta cele doua tensiuni fara componenta continua, ca in fig. 15. Indicatie - am nevoie de condensatoare de cuplaj la intrare si iesire.

Lucrarea 2 de Laborator

Modele pentru SPICE ale dispozitivelor semiconductoare

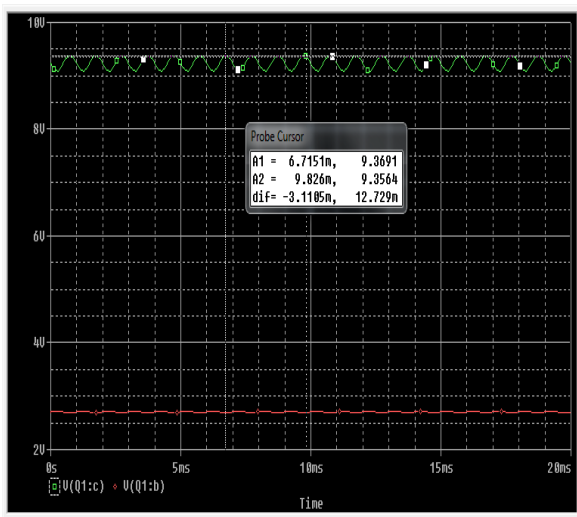


Fig. 14. Tensiunea de iesire $V(Q1:c)$ si tensiunea de intrare $V(Q1:b)$ in functie de timp, la $R_c=1k\Omega$, cu componente continue.

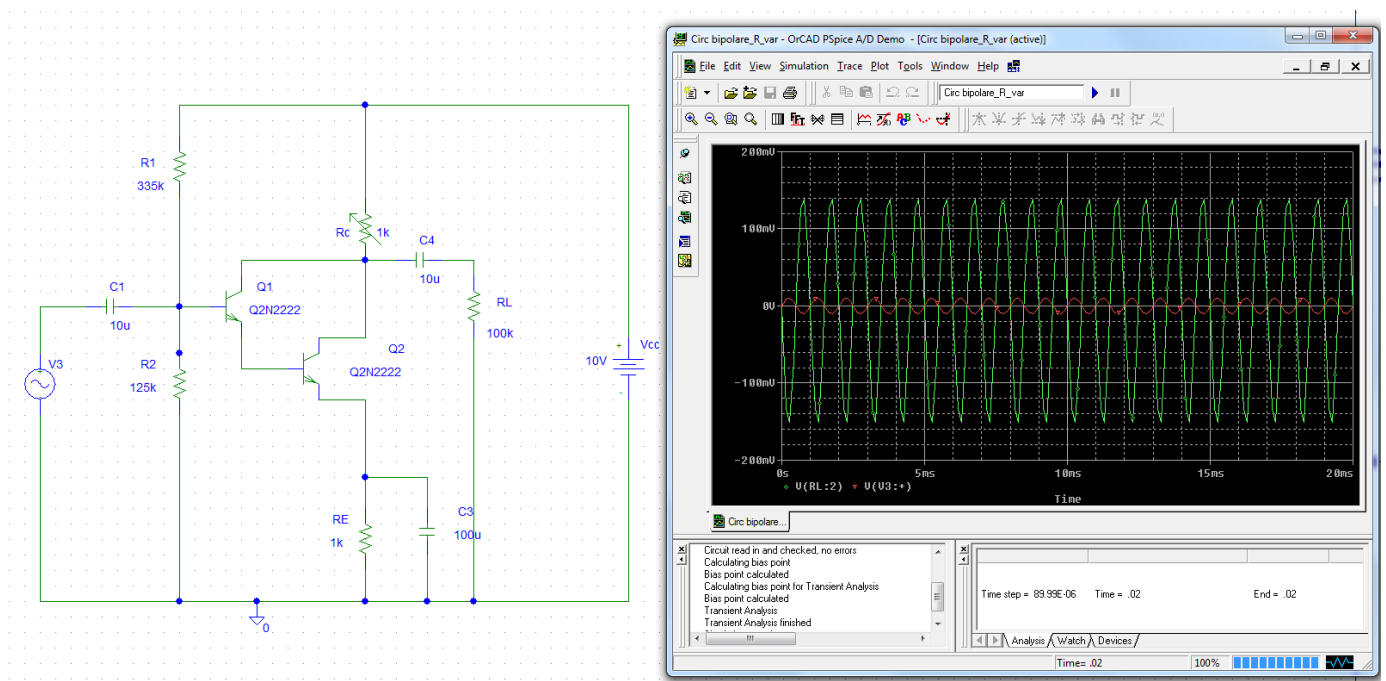


Fig. 15. Schema de simulat si semnalele V_{in} si V_{out} fara componenta continua, centrate pe 0V si unde se vede inversia de faze.

Lucrarea 2 de Laborator

Modele pentru SPICE ale dispozitivelor semiconductoare

(f) analiza Fourier. Aceasta analiza implica calculul transformatei Fourier, utilizand algoritmul FFT, pentru un semnal electric variabil in timp, ales din schema.

Mod de lucru.

Analiza Fourier se poate selecta in cadrul analizei Transient. Aici bifam in plus: Analysis - Setup - Transient - si apoi selectam analiza in timp de la 0 la 20ms, dar bifam si Fourier, si alegem frecventa centrala (1kHz), numarul de armonice (2) si Output variab: V(Q1:c). Apoi ok. Dupa Simulate, dau Add Trace, vizualizam V(Q1:c) in timp. Si apoi vrem pt acest semnal si transformata sa Fourier - dam Trace - Fourier - acum aleg V(Q1:c) si ok. Rezulta grafic ca in fig. 16.

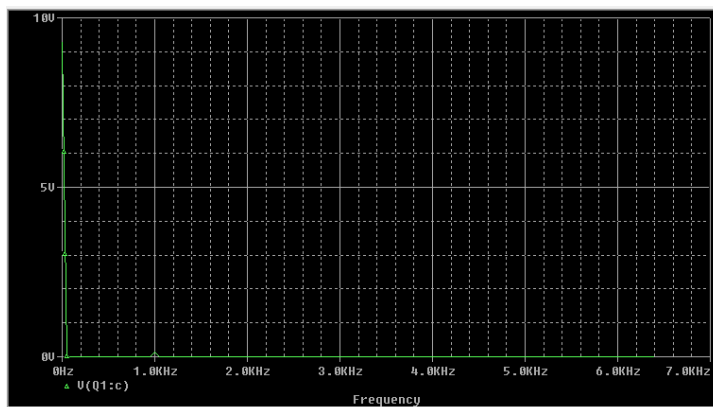


Fig. 16. Analiza Fourier a semnalului de iesire V(Q1:c).

Lucrarea 2 de Laborator

Modele pentru SPICE ale dispozitivelor semiconductoare

ANEXA

DISCRETE SEMICONDUCTORS

DATA SHEET



2N2222; 2N2222A

NPN switching transistors

Product specification
Supersedes data of September 1994
File under Discrete Semiconductors, SC04

1997 May 29

Philips
Semiconductors



PHILIPS

Philips Semiconductors Product specification

NPN switching transistors 2N2222; 2N2222A

FEATURES

- High current (max. 800 mA)
- Low voltage (max. 40 V)

APPLICATIONS

- Linear amplification and switching.

DESCRIPTION

NPN switching transistor in a TO-18 metal package.
PNP complement: 2N2907A.

PINNING

PIN	DESCRIPTION
1	emitter
2	base
3	collector, connected to case

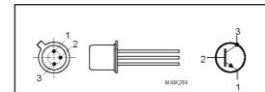


Fig 1 Simplified outline (TO-18) and symbol.

QUICK REFERENCE DATA

SYMBOL	PARAMETER	CONDITIONS	MIN.	MAX.	UNIT
V _{CE0}	collector-base voltage	open emitter	—	60	V
			—	75	V
V _{CE0}	collector-emitter voltage	open base	—	30	V
			—	40	V
I _C	collector current (DC)		—	800	mA
P _{tot}	total power dissipation	T _{amb} ≤ 25 °C	—	500	mW
h _{FE}	DC current gain	I _C = 10 mA, V _{CE} = 10 V	75	—	—
f _T	transition frequency	I _C = 20 mA, V _{CE} = 20 V, f = 100 MHz	250	—	MHz
			300	—	MHz
t _{off}	turn-off time	I _{CSAT} = 150 mA, I _{BSAT} = 15 mA, I _{BSAT} = -15 mA	—	250	ns

Philips Semiconductors

Product specification

NPN switching transistors 2N2222; 2N2222A

CHARACTERISTICS

T_J = 25 °C unless otherwise specified.

SYMBOL	PARAMETER	CONDITIONS	MIN.	MAX.	UNIT
I _{CS0}	collector cut-off current	I _E = 0, V _{CB} = 50 V	—	10	nA
		I _E = 0, V _{CB} = 50 V, T _{amb} = 150 °C	—	10	µA
I _{CS0}	collector cut-off current	I _E = 0, V _{CB} = 60 V	—	10	nA
		I _E = 0, V _{CB} = 60 V, T _{amb} = 150 °C	—	10	µA
I _{ES0}	emitter cut-off current	I _C = 0, V _{EB} = 3 V	—	10	nA
h _{FE}	DC current gain	I _C = 0.1 mA, V _{CE} = 10 V	35	—	—
		I _C = 1 mA, V _{CE} = 10 V	50	—	—
		I _C = 10 mA, V _{CE} = 10 V	75	—	—
		I _C = 150 mA, V _{CE} = 1 V, note 1	50	—	—
		I _C = 150 mA, V _{CE} = 10 V, note 1	100	300	—
h _{FE}	DC current gain	I _C = 10 mA, V _{CE} = 10 V, T _{amb} = -55 °C	35	—	—
h _{FE}	DC current gain	I _C = 500 mA, V _{CE} = 10 V, note 1	30	—	—
			40	—	—
V _{CEsat}	collector-emitter saturation voltage	I _C = 150 mA, I _B = 15 mA, note 1	—	400	mV
		I _C = 500 mA, I _B = 50 mA, note 1	—	1.6	V
V _{CEsat}	collector-emitter saturation voltage	I _C = 150 mA, I _B = 15 mA, note 1	—	300	mV
		I _C = 500 mA, I _B = 50 mA, note 1	—	1	V
V _{BEsat}	base-emitter saturation voltage	I _C = 150 mA, I _B = 15 mA, note 1	—	1.3	V
		I _C = 500 mA, I _B = 50 mA, note 1	—	2.6	V
V _{BEsat}	base-emitter saturation voltage	I _C = 150 mA, I _B = 15 mA, note 1	0.6	1.2	V
		I _C = 500 mA, I _B = 50 mA, note 1	—	2	V
C _C	collector capacitance	I _E = I _B = 0, V _{CE} = 10 V, f = 1 MHz	—	8	pF
C _e	emitter capacitance	I _C = I _E = 0, V _{EB} = 500 mV, f = 1 MHz	—	25	pF
f _T	transition frequency	I _C = 20 mA, V _{CE} = 20 V, f = 100 MHz	250	—	MHz
			300	—	MHz
F	noise figure	I _C = 200 µA, V _{CE} = 5 V, R _S = 2 kΩ, f = 1 kHz, B = 200 Hz	—	4	dB

Philips Semiconductors

Product specification

NPN switching transistors 2N2222; 2N2222A

LIMITING VALUES

In accordance with the Absolute Maximum Rating System (IEC 134).

SYMBOL	PARAMETER	CONDITIONS	MIN.	MAX.	UNIT
V _{CS0}	collector-base voltage	open emitter	—	60	V
			—	75	V
V _{CE0}	collector-emitter voltage	open base	—	30	V
			—	40	V
V _{ES0}	emitter-base voltage	open collector	—	5	V
			—	6	V
I _C	collector current (DC)		—	800	mA
I _{CM}	peak collector current		—	800	mA
I _{BM}	peak base current		—	200	mA
P _{tot}	total power dissipation	T _{amb} ≤ 25 °C	—	500	mW
		T _{case} ≤ 25 °C	—	1.2	W
T _{stg}	storage temperature		-65	+150	°C
T _J	junction temperature		—	200	°C
T _{amb}	operating ambient temperature		-65	+150	°C

THERMAL CHARACTERISTICS

SYMBOL	PARAMETER	CONDITIONS	VALUE	UNIT
R _{thJA}	thermal resistance from junction to ambient	in free air	350	K/W
R _{thJC}	thermal resistance from junction to case		146	K/W

Lucrarea 2 de Laborator

Modele pentru SPICE ale dispozitivelor semiconductoare

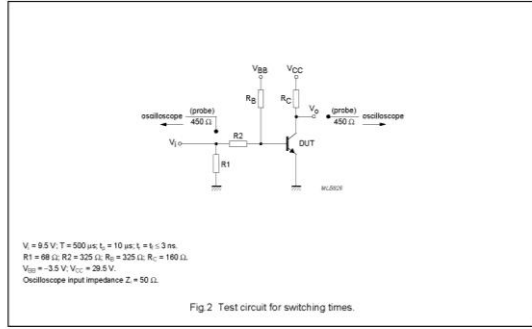
Philips Semiconductors Product specification

NPN switching transistors 2N2222, 2N2222A

SYMBOL	PARAMETER	CONDITIONS	MIN.	MAX.	UNIT
Switching times (between 10% and 90% levels); see Fig 2					
t_{on}	turn-on time	$I_{C_{sat}} = 150 \text{ mA}$; $I_{B_{sat}} = 15 \text{ mA}$; $I_{B_{off}} = -15 \text{ mA}$	—	35	ns
t_d	delay time		—	10	ns
t_r	rise time		—	25	ns
t_{off}	turn-off time		—	250	ns
t_s	storage time		—	200	ns
t_f	fall time		—	60	ns

Note

1. Pulse test: $t_p \leq 300 \mu\text{s}$; $\delta \leq 0.02$.



Philips Semiconductors Product specification

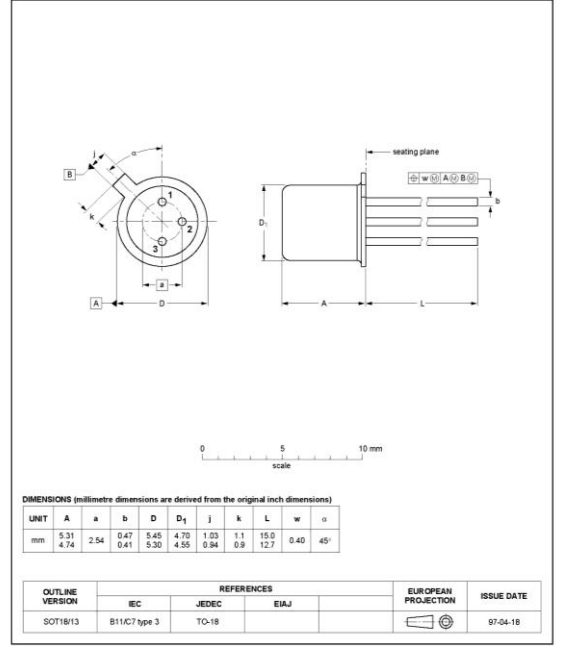
NPN switching transistors

2N2222, 2N2222A

PACKAGE OUTLINE

Metel-can cylindrical single-ended package; 3 leads

SOT18/13



Philips Semiconductors – a worldwide company

Argentina: see South America
 Australia: 34 Waterloo Road, NORTH RYDE, NSW 2113.
 Tel: +61 2 8863 4400. Fax: +61 2 8863 4401.
 Austria: Compucon, E. A. 101 MEN, P.O. Box 213,
 Tel: +43 1 88 181. Fax: +43 1 88 181 219.
 Belgium: Hefi-Merk Systems Center, Bld 3, r. 1211, Veldstraat 6,
 2000 Middelburg, Tel: +32 3 720 725. Fax: +32 3 720 722.
 Belgium: see The Netherlands
 Brazil: see South America
 Bulgaria: Philips Bulgaria Ltd, Energogeton, 15th floor,
 01 James Bourchier Blvd, 1407 Sofia,
 Tel: +359 2 88 21 11. Fax: +359 2 88 10 02.
 Canada: PHILIPS SEMICONDUCTORS COMPONENTS,
 Tel: +1 800 234 7281
 China/Hong Kong: King Hong Kong Industrial Technology Centre,
 C7, The Chinese American Science Trade, 10000 KOWLOON,
 Tel: +86 20 319 7888. Fax: +86 20 319 7700.
 Colombia: see South America
 Czech Republic: see Austria
 Denmark: Frøge Boulevard 89, B-1818, DK-2300 COPENHAGEN S,
 Tel: +45 32 88 2638. Fax: +45 31 87 0444.
 Finland: Sitelinkers, 1, FIN-02020 ESPOO,
 Tel: +359 9 455800. Fax: +359 9 458020.
 France: 4 Rue de l'Industrie, BP 9117, 67156 SURESNES Cedex,
 Tel: +33 48 89 61 61. Fax: +33 48 89 62 62.
 Germany: Hammettstraße 60, D-20007 HAMBURG,
 Tel: +49 40 23 54 90. Fax: +49 40 23 306 300.
 Greece: No. 15, 25th March Street, GR 17778 TAVROSIA THESSES,
 Tel: +30 21 086 230278. Fax: +30 21 488 4240.
 Hungary: see Austria
 India: Philips India Ltd, Shivajinagar Estate, A Block, Dr. Ambedkar Rd
 Voin, MUMBAI 400 018, Tel: +91 22 4928 541. Fax: +91 22 4928 722.
 Indonesia: see Singapore
 Ireland: Newkell, Clonsilla, DUBLIN 14,
 Tel: +353 1 7460 000. Fax: +353 1 7460 200.
 Israel: RAFAC Electronics, 7 Karmel Street, P.O. Box 18053,
 Tel Aviv 61180, Tel: +972 3 645 5444. Fax: +972 3 645 5027.
 Italy: PHILIPS SEMICONDUCTORS, Piazza V. Veneto 2,
 37100 MILANO, Tel: +39 02 570 2031. Fax: +39 02 5601 2667.
 Japan: Philips Bldg 12-37, Kojima 2-chome, Minato-ku, TOKYO 106,
 Tel: +81 3 761 91 50. Fax: +81 3 761 40 507.
 Korea: Philips Korea, 200-100 Kajeong-dong, Yongsan-ku, SEOUL,
 Tel: +82 2 198 31 64. Fax: +82 2 198 44 881.
 Malaysia: No. 18, Jalan Universiti, 45200 PETALING JAYA, SELANGOR,
 Tel: +60 3 606 224 228.
 Mexico: 5000 Gateway East, Suite 200, EL PASO, TEXAS 79905,
 Tel: +1 957 824 2287.
 Middle East: see Italy
 Netherlands: Postbus 90050, 5600 PB EINDHOVEN, Bldg. V/8,
 Tel: +31 40 27 82780. Fax: +31 40 27 86090.
 New Zealand: 2 Ridgeway Place, C7 P.O. Box 1041, AUCKLAND,
 Tel: +64 9 846 4100. Fax: +64 9 846 3791.
 Norway: Oslo 1, Mangrovestr. 12, OSLO,
 Tel: +47 22 74 8000. Fax: +47 22 74 8341.
 Philippines: Philips Semiconductors Philippines Inc.,
 100 Valero St., Spadec Village, P.O. Box 2108 MCC, MAKATI,
 Metro MANILA, Tel: +63 2 878 6800. Fax: +63 2 877 3474.
 Poland: ul. Łódzka 16, PL 04-123 WARSZAWA,
 Tel: +48 22 812 28 29. Fax: +48 22 812 23 27.
 Portugal: see Spain
 Romania: see Italy
 Russia: Philips Russia, Ul. Ustusherskaya, 118668 MOSCOW,
 Tel: +7 089 758 6918. Fax: +7 089 758 6919.
 Singapore: Concept 1, Tanjong Pagar, SINGAPORE 1231,
 Tel: +65 355 2538. Fax: +65 251 8500.
 Slovakia: see Austria
 Slovenia: see Italy
 South Africa: S.A. PHILIPS Pty Ltd, 105-215 Main Road Melville,
 2002 JOHANNESBURG, P.O. Box 1426 Johannesburg 2000,
 Tel: +27 11 470 9819. Fax: +27 11 470 9468.
 South America: Rua de Buenos Aires, 220, São Paulo, Suite 51,
 04603-000 São Paulo, SÃO PAULO, SP, Brazil,
 Tel: +55 11 801 2333. Fax: +55 11 809 4849.
 Spain: Sables 22, 99007 SARRICENA,
 Tel: +34 3 301 8312. Fax: +34 3 301 4107.
 Sweden: Edingevägen 7, Åkers, S-16805 STOCKHOLM,
 Tel: +46 8 832 2000. Fax: +46 8 832 2149.
 Switzerland: Altmühlstrasse 140, CH-8057 ZÜRICH,
 Tel: +41 4 888 2086. Fax: +41 4 881 7373.
 Taiwan: Philips Semiconductors, 6F, No. 96, Chen-Kuo N. Rd., Sec. 1,
 TAIPEI, Taiwan, Tel: +886 2 234 2800. Fax: +886 2 234 2874.
 Thailand: PHILIPS ELECTRONICS (THAILAND) LTD.,
 200, Convent Road, Bangkok, THAILAND, BANGKOK 10200,
 Tel: +66 2 104 6000. Fax: +66 2 388 0703.
 Turkey: Teledusa Caddesi No. 5, 80042 ÜSTERTEPE, İSTANBUL,
 Tel: +90 212 219 2710. Fax: +90 212 286 1977.
 Ukraine: PHILIPS UKRAINE, 4 Patentna Street, Building 8, Floor 7,
 25002 KYIV, Tel: +380 44 284 2776. Fax: +380 44 284 8081.
 United Kingdom: Philips Semiconductors Ltd., 278 Bank Road, Hayes,
 MIDDLESEX UB8 3PH, Tel: +44 181 750 3000. Fax: +44 181 754 8421.
 United States: 811 East Avenue, Sunnyvale, CA 95088-3488,
 Tel: +1 800 234 7381
 Uruguay: see South America
 Vietnam: see Singapore
 Yugoslavia: PHILIPS, Trig N. Pivota St., 11000 BEOGRAD,
 Tel: +381 11 625 244. Fax: +381 11 635 777.

Philips Semiconductors Product specification

NPN switching transistors 2N2222, 2N2222A

DEFINITIONS

Data sheet status	
Objective specification	This data sheet contains target or goal specifications for product development.
Preliminary specification	This data sheet contains preliminary data; supplementary data may be published later.
Product specification	This data sheet contains final product specifications.
Limiting values	
Limiting values given are in accordance with the Absolute Maximum Rating System (IEC 134). Stress above one or more of the limiting values may cause permanent damage to the device. These are stress ratings only and operation of the device at these or at any other conditions above those given in the Characteristics sections of the specification is not implied. Exposure to limiting values for extended periods may affect device reliability.	
Application information	
Where application information is given, it is advisory and does not form part of the specification.	

LIFE SUPPORT APPLICATIONS

These products are not designed for use in life support appliances, devices, or systems where malfunction of these products can reasonably be expected to result in personal injury. Philips customers using or selling these products for use in such applications do so at their own risk and agree to fully indemnify Philips for any damages resulting from such improper use or sale.

For all other countries apply to: Philips Semiconductors, Marketing & Sales Communications, Internet: <http://www.semiconductors.philips.com>
 Building 914, P.O. Box 118, 5600 MD EINDHOVEN, The Netherlands, Tel: +31 40 27 3653

© Philips Electronics N.V. 1997 SC454

All rights are reserved. Reproduction in whole or in part is prohibited without the prior written consent of the copyright owner.
 The information presented in this document does not form part of any contract or agreement, is believed to be accurate and reliable and may be changed without notice. No liability will be accepted by the publisher for any consequences of its use. Publication thereof does not convey any license under patents or other intellectual property rights.
 Printed in The Netherlands. 110505/02/00 Date of release: 1997 May 26 Document order number: 9827 7302 911

Let's make things better.

Philips Semiconductors



PHILIPS